

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-186364

(43)Date of publication of application : 15.07.1997

(51)Int.Cl.

H01L 33/00
H01L 21/28
H01L 29/43
// H01S 3/18

(21)Application number : 07-344219

(71)Applicant : SHARP CORP

(22)Date of filing : 28.12.1995

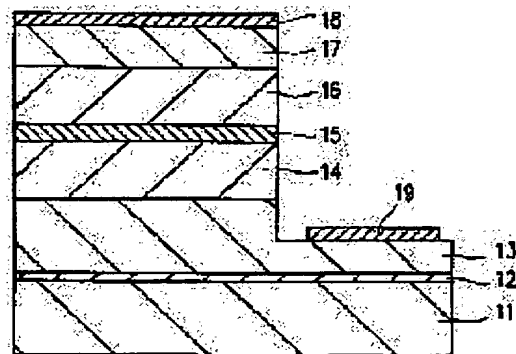
(72)Inventor : HANAOKA DAISUKE
FURUKAWA MASAKI

(54) NITRIDE III-V COMPOUND SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain electrode layers having high physical intensity and excellent bond properties onto the title nitride III-V compound semiconductor device.

SOLUTION: Polycrystalline GaN electrode layers 19, 18 are formed in contact with the title nitride III-V group compound semiconductor layers 13, 17. These polycrystalline GaN electrode layers 19, 18 have excellent bond properties onto the nitride III-V compound semiconductor layer and high physical properties comparing with conventional metallic electrode layers. Besides, since the transitivity to luminescence wavelength of these polycrystalline GaN electrode layers 19, 18 is higher, the externally emitting efficiency of luminescence is also high besides, the ohmic property to the nitride base III-V compound semiconductor layer also excellent.



LEGAL STATUS

[Date of request for examination] 20.12.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-186364

(43)公開日 平成9年(1997)7月15日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 33/00			H 0 1 L 33/00	C
	21/28	3 0 1	21/28	E
	29/43		H 0 1 S 3/18	3 0 1 H
// H 0 1 S 3/18			H 0 1 L 29/46	H
審査請求 未請求 請求項の致7 O L (全 8 頁)				

(21)出願番号 特願平7-344219

(22)出願日 平成7年(1995)12月28日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 花岡 大介

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 古川 昌紀

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

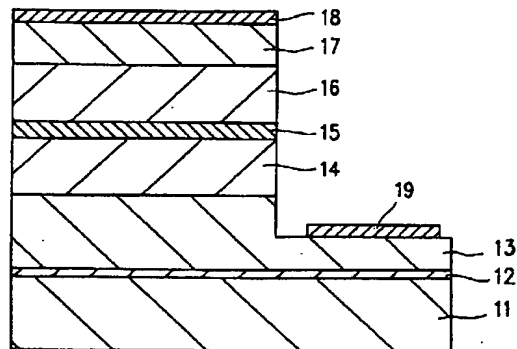
(74)代理人 弁理士 山本 秀策

(54)【発明の名称】 窒化物系ⅢⅢ-V族化合物半導体装置およびその製造方法

(57)【要約】

【課題】 窒化物系ⅢⅢ-V族化合物半導体層に対して密着性が良く、物理的強度が強い電極層を得る。

【解決手段】 窒化物系ⅢⅢ-V族化合物半導体層13、17に接して、多結晶GaN電極層19、18を形成する。これらの多結晶GaN電極層19、18は、従来の金属電極層に比べて窒化物系ⅢⅢ-V族化合物半導体層との密着性が良好であり、物理的強度も強い。また、これらの多結晶GaN電極層19、18は発光波長に対する透過率が高いので、発光の外部への取り出し効率も高く、また、窒化物系ⅢⅢ-V族化合物半導体層に対するオーミック性も良好である。



【特許請求の範囲】

【請求項1】 少なくとも1層以上の窒化物系ⅢⅢⅠ-V族化合物半導体層を有する半導体装置において、該窒化物系ⅢⅢⅠ-V族化合物半導体層に接して、多結晶GaNまたは非単結晶GaNからなる電極層が設けられている窒化物系ⅢⅢⅠ-V族化合物半導体装置。

【請求項2】 前記電極層は、正孔濃度または電子濃度が $5 \times 10^{19} / \text{cm}^3$ 以上である請求項1記載の窒化物系ⅢⅢⅠ-V族化合物半導体装置。

【請求項3】 前記窒化物系ⅢⅢⅠ-V族化合物半導体層は、ⅢⅢⅠ族元素として少なくともGaを含み、V族元素としてNを含む層が2層以上積層された積層構造からなる請求項1記載の窒化物系ⅢⅢⅠ-V族化合物半導体装置。

【請求項4】 前記電極層は、前記積層構造から生じる発光の波長領域に対して透過率80%以上である請求項3記載の窒化物系ⅢⅢⅠ-V族化合物半導体装置。

【請求項5】 窒化物系ⅢⅢⅠ-V族化合物半導体層を形成する工程と、該窒化物系ⅢⅢⅠ-V族化合物半導体層に接して、多結晶GaNまたは非単結晶GaNからなる電極層を形成する工程とを含む窒化物系ⅢⅢⅠ-V族化合物半導体装置の製造方法。

【請求項6】 前記電極層は、有機金属化学気相成長法により基板温度350℃～600℃でGaNを成長させることにより形成する請求項5記載の窒化物系ⅢⅢⅠ-V族化合物半導体装置の製造方法。

【請求項7】 前記電極層は、エレクトロンサイクロトロン共鳴を利用した有機金属化学気相成長法により基板温度150℃～450℃でGaNを成長させることにより形成する請求項5記載の窒化物系ⅢⅢⅠ-V族化合物半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば発光ダイオード、レーザダイオードなどの発光素子や、電界効果トランジスタなどの窒化物系ⅢⅢⅠ-V族化合物半導体装置に関する。

【0002】

【従来の技術】 従来、この窒化物系ⅢⅢⅠ-V族化合物半導体を用いた半導体装置に関する研究は盛んに行われてきている。この窒化物系ⅢⅢⅠ-V族化合物半導体において、n型伝導層は容易に得られるものの、p型伝導層を得ることが困難であり、半導体装置の実用化が難しかったが、近年、p型層が得られるようになり、p-n接合を利用した発光素子も作製されるようになってきた。

【0003】 この半導体装置に用いられる電極としては、種々の金属膜を利用したものが検討されている。例えば、オーミック性が要求されるような半導体装置にお

いては、n型電極としてはAlが一般的に用いられており、Cr、Ti、Inなども用いられている。一方、p型電極としてはAuが一般的に用いられており、Ni、Pt、Agなども検討されている。

【0004】

【発明が解決しようとする課題】 しかしながら、上記したような金属電極を用いた場合には、窒化物系ⅢⅢⅠ-V族化合物半導体層との密着性が悪く、物理的強度が弱いという問題を有していた。このため、金属膜を真空蒸着法などにより取り付けした後、素子化プロセスの途中で金属膜の剥がれが生じるなど、半導体装置の信頼性に問題が生じていた。例えば、半導体装置から電流を取り出すための金線を金属電極上に接続するワイヤーボンディングの工程では、全体の数%～十数%の素子において電極の剥がれが生じて動作不能になってしまうなど、歩留り低下の大きな原因になっていた。

【0005】 本発明は、上記従来の問題を解決するもので、窒化物系ⅢⅢⅠ-V族化合物半導体層に対して密着性が良く、物理的強度が強い電極層を得ることができて歩留りを向上できる窒化物系ⅢⅢⅠ-V族化合物半導体装置およびその製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明の窒化物系ⅢⅢⅠ-V族化合物半導体装置は、少なくとも1層以上の窒化物系ⅢⅢⅠ-V族化合物半導体層を有する半導体装置において、該窒化物系ⅢⅢⅠ-V族化合物半導体層に接して、多結晶GaNまたは非単結晶GaNからなる電極層が設けられているものであり、そのことにより上記目的が達成される。

【0007】 前記電極層は、正孔濃度または電子濃度が $5 \times 10^{19} / \text{cm}^3$ 以上とすることができる。

【0008】 前記窒化物系ⅢⅢⅠ-V族化合物半導体層は、ⅢⅢⅠ族元素として少なくともGaを含み、V族元素としてNを含む層が2層以上積層された積層構造からなり、該積層構造内で波長400nm～500nmの青色発光が生じてよい。

【0009】 前記電極層は、前記積層構造から生じる発光の波長領域に対して透過率80%以上であるのが望ましい。

【0010】 また、本発明の窒化物系ⅢⅢⅠ-V族化合物半導体装置の製造方法は、窒化物系ⅢⅢⅠ-V族化合物半導体層を形成する工程と、該窒化物系ⅢⅢⅠ-V族化合物半導体層に接して、多結晶GaNまたは非単結晶GaNからなる電極層を形成する工程とを含み、そのことにより上記目的が達成される。

【0011】 前記電極層は、有機金属化学気相成長法により基板温度350℃～600℃でGaNを成長させることにより形成することができる。また、電極層は、エレクトロンサイクロトロン共鳴を利用した有機金属化学気相成長法により基板温度150℃～450℃でGaN

を成長させることにより形成することができる。

【0012】以下、本発明の作用について説明する。

【0013】本発明においては、窒化物系ⅢⅢⅤ族化合物半導体層に接して、電極層として多結晶GaN層または非単結晶GaNを設けている。この電極層は、窒化物系ⅢⅢⅤ族化合物半導体層との密着性が良好であり、物理的強度も強い。また、この窒化物系ⅢⅢⅤ族化合物半導体層との良好なオーミック接触を得ることもできる。

【0014】このような電極層を構成するGaNは単結晶ではないので、キャリア濃度を高くすることができ、また、電気的な抵抗率も低い。このため、電極として機能するのに十分な電流の広がり確保することが可能となる。例えば多結晶GaNで、正孔濃度または電子濃度が $5 \times 10^{19} / \text{cm}^3$ 以上とすることが可能となる。

【0015】また、窒化物系ⅢⅢⅤ族化合物半導体層は、ⅢⅢ族元素として少なくともGaを含み、Ⅴ族元素としてNを含む層を2層以上積層して青色発光素子としてもよい。この場合、電極層の厚みを調整したり、電極層に含まれる不純物を選択するなどのことにより、積層構造から生じる発光の波長領域、例えば400nm～500nmに対して透過率を80%以上にすることができる。

【0016】さらに、GaNからなる電極層を成膜する際には、有機金属化学気相成長(MOCVD)装置など、窒化物系ⅢⅢⅤ族化合物半導体層を成膜する際に一般的に用いられる成膜装置を用いて、窒化物系ⅢⅢⅤ族化合物半導体層よりも低温で容易に成膜することが可能となる。例えば、MOCVD法により電極層を形成する場合、基板温度が150℃～600℃程度に低くして成長させると、多結晶GaN層が得られる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について説明する。

【0018】(実施形態1) 本実施形態1では、窒化物系ⅢⅢⅤ族化合物半導体装置として発光素子を作製した場合であり、窒化物系ⅢⅢⅤ族化合物半導体層に接して形成される電極層として多結晶GaN層を用いている。

【0019】図1は本発明の実施形態1における窒化物系ⅢⅢⅤ族化合物半導体素子の積層構造を示す断面図である。

【0020】図1において、サファイア基板11のC面上に膜厚20nmのGaNバッファ層12が設けられており、このGaNバッファ層12上には、膜厚3000nm(3μm)のn型GaN層13、膜厚150nmのn型Al_{0.15}Ga_{0.85}N層14、膜厚50nmのIn_{0.06}Ga_{0.94}N:Zn層15、膜厚150nmのp型Al_{0.15}Ga_{0.85}N層16さらに膜厚300nmのp型GaN層17がこの順に積層されて設けられている。この

p型GaN層17上には、p層用電極として膜厚300nmのp型GaN電極層18が設けられている。また、n型GaN層13からp型GaN層17まではn型GaN層13が露出するようにその一部が除去され、露出部上には、n層用電極として膜厚200nmのn型GaN電極層19が設けられている。これにより、本実施形態1の窒化物系ⅢⅢⅤ族化合物半導体素子としての発光ダイオードが構成される。

【0021】この発光ダイオードは以下のようにして作製することができる。

【0022】まず、サファイア基板11のC面上に、MOCVD装置を用いて基板温度600℃でGaNバッファ層12を膜厚20nmに成長させる。その上に、基板温度1050℃でSiを不純物としてドーピングした電子濃度 $2 \times 10^{18} \text{cm}^{-3}$ のn型GaN層13を膜厚3000nm(3μm)に成長させ、続いて、Siを不純物としてドーピングした電子濃度 $2 \times 10^{18} \text{cm}^{-3}$ のn型Al_{0.15}Ga_{0.85}N層14を膜厚150nmに成長させる。その上に、基板温度800℃でZnを不純物としてドーピングしたIn_{0.06}Ga_{0.94}N:Zn層15を膜厚50nmに成長させる。このIn_{0.06}Ga_{0.94}N:Zn層15が発光ダイオードの活性発光層となるが、ドーピングしたZnが深いアクセプター準位を形成して、その準位が発光中心となる。この活性発光層からの室温での発光ピーク波長は約450nmである。その上に、基板温度を再び1050℃にしてMgを不純物としてドーピングした正孔濃度 $1 \times 10^{18} \text{cm}^{-3}$ のp型Al_{0.15}Ga_{0.85}N層16を膜厚150nmに成長させ、続いて、Mgを不純物としてドーピングした正孔濃度 $1 \times 10^{18} \text{cm}^{-3}$ のp型GaN層17を膜厚300nmに成長させる。以上により窒化物系ⅢⅢⅤ族化合物半導体からなるダブルヘテロ(DH)構造を有する積層構造が得られた。

【0023】次に、このp型GaN層17上に、MOCVD装置によりp層用電極18となるp型GaN層を成長させる。このp型GaN層の成膜工程においては、基板温度を低温にして成長させることが大きな特徴である。例えば、MOCVD法の場合、通常、発光ダイオードのDH構造を構成するGaN層は1050℃程度の基板温度で成長させるが、ここでは、電極層としてのGaN層は350℃～600℃程度の低い基板温度で成長させる。本実施形態1では、基板温度を500℃とし、Mgを不純物としてドーピングした正孔濃度 $1 \times 10^{20} \text{cm}^{-3}$ 、抵抗率 $8 \times 10^{-3} \Omega \text{cm}$ のp型GaN層を膜厚300nmに成長させた。このようにして得られたp型GaN層をRHEED(Reflection High Energy Electron Diffraction: 反射高エネルギー電子線回折)により評価したところ、多結晶の構造であることが判った。また、このp型GaN層単独での400nm～500nmの波長領域の光に対する透過率は、80%以上の値であ

った。

【0024】その後、図2(a)～図2(g)に示す製造工程を経て、n層用電極19となるn型Ga_{0.4}N層を作製する。なお、図2(a)～(g)においては、上記Ga_{0.4}Nバッファ層12～p型Ga_{0.4}N層17までを半導体積層構造20として示してある。この半導体積層構造20は、DH構造を含むpn接合を有する窒化物系III-V族化合物半導体積層構造である。

【0025】まず、図2(a)に示すように、基板11上に半導体積層構造20およびp層用電極18となるp型Ga_{0.4}N層21が形成された基板部に対して、図2

(b)のようにp型Ga_{0.4}N層21上にSiO₂層22を所定のパターンに形成する。次に、図2(c)に示すように、SiO₂層22をマスクとして、半導体積層構造20の一部をn型Ga_{0.4}N層13が露出するようにエッチングする。続いて、図2(d)に示すようにSiO₂層22を剥離し、図2(e)に示すようにn層用電極形成用マスクであるSiO₂層23を所定のパターンに形成する。その後、MOCVD装置に基板を導入し、図2

(f)に示すようにn層用電極層19となるn型Ga_{0.4}N層24を成長させる。このn型Ga_{0.4}N層24の成膜工程においては、上記したp層用電極層18となるp型Ga_{0.4}N層21と同様に、基板温度を低温にして成長させることが大きな特徴であり、例えば、MOCVD法の場合、350℃～600℃程度の基板温度で成長させる。本実施形態1では、基板温度を500℃とし、不純物としてSiをドーピングして電子濃度 $2 \times 10^{21} \text{ cm}^{-3}$ 、抵抗率 $2 \times 10^{-4} \Omega \text{ cm}$ のn型Ga_{0.4}N層24を膜厚200nmに成長させた。このようにして得られたn型Ga_{0.4}N層24をRHEEDにより評価したところ、多結晶の構造であることが判った。また、このn型Ga_{0.4}N層24単独での400nm～500nmの波長領域の光に対する透過率は、85%以上の値であった。さらに、図2(g)に示すようにSiO₂層23を剥すことにより、p層用電極層18およびn層用電極層19が得られた。

【0026】このようにして得られたウェハをダイシングによりチップにカットすることにより図1に示すような本実施形態1の発光素子としての発光ダイオードとすることができた。

【0027】このチップをステムにマウントし、p層用電極層18およびn層用電極層19からワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【0028】その典型的な特性としては、電流20mA時の動作電圧が3.4Vであり、発光波長450nm、光度1000mcdの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ100%であった。

【0029】ここで、以上の本実施形態1と比較するために、以下に比較例を示している。

【0030】この比較例では、図3に示すような金属電極31、32を有する発光素子としての発光ダイオードを作製した。

【0031】まず、サファイア基板11のC面上に、上記実施形態1と同様にして窒化物系III-V族化合物半導体からなるDH構造を有する積層構造を作製する。

【0032】次に、p型Ga_{0.4}N層17上に、真空蒸着法によりp層用電極31となるAu層を形成する。

【0033】続いて、上記実施形態1と同様にして、p型Ga_{0.4}N層17上にSiO₂層を所定のパターンに形成し、これをマスクとしてp型Ga_{0.4}N層17からn型Ga_{0.4}N層13の途中までをn型Ga_{0.4}N層13が露出するようにエッチングしてSiO₂層を剥離する。その後、n層用電極層形成用マスクであるフォトリソを塗布し所定のパターンを形成し、真空蒸着法によりn層用電極層32となるAl層を形成し、フォトリソを剥離する。また、同様にして、p層用電極層形成用マスクであるフォトリソを塗布し所定のパターンを形成し、真空蒸着法によりp層用電極層31となるAu層を形成し、フォトリソを剥離する。以上によりp層用電極層31およびn層用電極層32が得られる。

【0034】このようにして得られたウェハをダイシングによりチップにカットして図3に示すような発光ダイオードとした。

【0035】このチップをステムにマウントし、p層用電極層31およびn層用電極層32からワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【0036】その典型的な特性としては、電流20mA時の動作電圧が3.8Vであり、発光波長450nm、光度500mcdの青色発光が得られた。また、ステムにマウントした後の電極剥がれなどにより動作不能が生じた素子は、全体の約10%存在した。

【0037】したがって、上記実施形態1および比較例の実験結果から、以下のことが判る。即ち、p層用電極層18およびn層用電極層19として多結晶Ga_{0.4}N電極層を用いた上記実施形態1では、Au層やAl層からなる金属電極を用いた比較例に比べて半導体装置の歩留りおよびその信頼性を大幅に改善することができた。これは、多結晶Ga_{0.4}N電極層では、金属電極に比べて窒化物系III-V族化合物半導体層との密着性および物理的強度が良好なためと考えられる。また、多結晶Ga_{0.4}N電極層を用いた上記実施形態1では金属電極を用いた上記比較例に比べて動作電圧を低くすることができた。これは、多結晶Ga_{0.4}N電極層では、金属電極に比べて窒化物系III-V族化合物半導体層に対するオーミック性が良好なためと考えられる。さらに、多結晶Ga_{0.4}N電極層を用いた上記実施形態1では、金属電極を用いた上記比較例に比べて強い光度が得られた。これは、上部電極直下の発光層部分から生じた発光が、多結晶Ga_{0.4}N電極を

透過するので上部に光を取り出せるが、金属電極では反射されるので上部への光の取り出し効率が悪いためと考えられる。また、多結晶GaN電極の作製は、素子構造を構成する窒化物系III-V族化合物半導体層と同じ成膜装置により行うことができるので、製造工程を簡略化することもできる。

【0038】(実施形態2)本実施形態2では、窒化物系III-V族化合物半導体装置として上記実施形態1の発光素子とは別構造の発光素子を作製した場合であり、窒化物系III-V族化合物半導体層に接して形成される電極層として多結晶GaN層を用いている。

【0039】図4は本発明の実施形態2における窒化物系III-V族化合物半導体素子の積層構造を示す断面図である。

【0040】図4において、(0001)Si面のn型6H-SiC基板41上に膜厚30nmのAlNバッファ層42が設けられている。このAlNバッファ層42上には、上記実施形態1と同様なn型GaN層13、n型Al_{0.15}Ga_{0.85}N層14、In_{0.06}Ga_{0.94}N:Zn層15、p型Al_{0.15}Ga_{0.85}N層16、p型GaN層17がこの順に積層されて設けられている。このp型GaN層17上には、p層用電極18となるp型GaN電極層が設けられ、n型6H-SiC基板41の裏面側にはn層用電極としてNi電極43が部分的に設けられている。これにより、本実施形態2の窒化物系III-V族化合物半導体素子としての発光ダイオードが構成される。

【0041】この発光ダイオードは、以下のようにして作製することができる。

【0042】まず、n型6H-SiC基板41をMOCVD装置に導入し、基板温度1050℃でAlNバッファ層42を膜厚30nmに成長させる。その上に、上記実施形態1と同様にして、n型GaN層13、n型Al_{0.15}Ga_{0.85}N層14、In_{0.06}Ga_{0.94}N:Zn層15、p型Al_{0.15}Ga_{0.85}N層16、p型GaN層17を順次成長させて、窒化物系III-V族化合物半導体からなるDH構造を有する積層構造を作製する。

【0043】次に、このp型GaN層17上に、MBE装置によりp層用電極18となるp型GaN層を成長させる。このMBE装置は、N₂ガスをRFにより励起して窒素原料とするものである。このp型GaN層の成膜工程においては、上記実施形態1と同様に、基板温度を低温にして成長させることが大きな特徴である。例えば、MBE法の場合、発光ダイオードのDH構造を構成するGaN層を高品質で成長させるためには、通常、600℃～800℃程度の基板温度で成長させるが、ここでは、電極層としてのGaN層は150℃～400℃程度の低い基板温度で成長させる。このように低温で成長させると、結晶性が悪くなって多結晶の構造が得られる。本実施形態2では、基板温度を350℃とし、不純

物としてMgをドーピングして正孔濃度 $3 \times 10^{20} \text{ cm}^{-3}$ 、抵抗率 $5 \times 10^{-3} \Omega \text{ cm}$ のp型GaN層を膜厚300nmに成長させた。このようにして得られたp型GaN層をRHEEDにより評価したところ、多結晶の構造であることが判った。また、このp型GaN層単独での400nm～500nmの波長領域の光に対する透過率は、80%以上の値であった。

【0044】その後、n型6H-SiC基板41の裏面側に真空蒸着法によりn層用電極層としてNi電極層43を部分的に形成した。

【0045】このようにして得られたウェハをダイシングによりチップにカットして図4に示すような発光ダイオードとした。

【0046】このチップをステムにマウントし、n層用電極層43からは直接、また、p層用電極18からはワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【0047】その典型的な特性としては、電流20mA時の動作電圧が3.3Vであり、発光波長450nm、光度900mcdの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ100%であった。

【0048】(実施形態3)本実施形態3では、窒化物系III-V族化合物半導体装置として上記実施形態2の発光素子とは積層構造が逆構造の発光素子を作製した場合であり、窒化物系III-V族化合物半導体層に接して形成される電極層として多結晶GaN層を用いている。

【0049】図5は本発明の実施形態3における窒化物系III-V族化合物半導体素子の積層構造を示す断面図である。

【0050】図5において、(0001)Si面のp型6H-SiC基板51上に上記実施形態2と同様なAlNバッファ層42が設けられている。このバッファ層42上には、上記実施形態2と同様な窒化物系III-V族化合物半導体層が上記実施形態2と逆の積層順序、即ち、p型GaN層17、p型Al_{0.15}Ga_{0.85}N層16、In_{0.06}Ga_{0.94}N:Zn層15、n型Al_{0.15}Ga_{0.85}N層14、n型GaN層13の順に積層されて設けられている。このn型GaN層13上には、n層用電極層19として膜厚300nmのn型GaN電極層が設けられ、p型6H-SiC基板51の裏面側にはp層用電極層としてTi/Al電極層52が部分的に設けられている。これにより、本実施形態3の窒化物系III-V族化合物半導体素子としての発光ダイオードが構成される。

【0051】この発光ダイオードは、以下のようにして作製することができる。

【0052】まず、n型6H-SiC基板51をMOCVD装置に導入し、上記実施形態2と同様にしてAlN

バッファ層42を成長させる。その上に、実施形態2とは逆の積層順に、p型GaN層17、p型Al_{0.15}Ga_{0.85}N層16、In_{0.06}Ga_{0.94}N:Zn層15、n型Al_{0.15}Ga_{0.85}N層14さらにn型GaN層13を順次成長させて、窒化物系III-V族化合物半導体からなるDH構造を有する積層構造を作製する。

【0053】次に、n型GaN層13上に、ECR-MOCVD装置によりn層用電極層19となるn型GaN層を成長させる。このECR-MOCVD装置は、N₂ガスをECRプラズマ励起して得られる活性窒素を窒素原料とするものである。このp型GaN層の成膜工程においては、上記実施形態1と同様に、基板温度を低温にして成長させることが大きな特徴である。例えば、ECR-MOCVD法の場合、電極層としてのGaN層は150℃～450℃程度の低い基板温度で成長させる。本実施形態3では、基板温度を370℃とし、酸素を不純物としてドーピングして正孔濃度 $1 \times 10^{21} \text{ cm}^{-3}$ 、抵抗率 $4 \times 10^{-4} \Omega \text{ cm}$ のn型GaN層を膜厚300nmに成長させた。このようにして得られたn型GaN層をRHEEDにより評価したところ、多結晶の構造であることが判った。また、このn型GaN層単独での400nm～500nmの波長領域の光に対する透過率は、80%以上の値であった。

【0054】その後、n型6H-SiC基板51の裏面に真空蒸着法によりn層用電極層としてTi/Al電極層52を部分的に形成した。

【0055】このようにして得られたウェハをダイシングによりチップにカットして図5に示すような発光ダイオードとした。

【0056】このチップをステムにマウントし、p層用電極層52からは直接、また、n層用電極層19からはワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。なお、本実施形態3では、ワイヤーボンディングする部分には、ワイヤーボンディングの際の衝撃を緩和するために、パッドとしてAlを蒸着した。

【0057】その典型的な特性としては、電流20mA時の動作電圧が3.4Vであり、発光波長450nm、光度800mcdの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ100%であった。

【0058】したがって、以上の実施形態1～3を含む本発明の窒化物系III-V族化合物半導体装置においては、窒化物系III-V族化合物半導体層に接して形成される電極層として多結晶GaN層を用いている。

【0059】このように、多結晶GaN電極層を用いた場合、多結晶GaN電極層は従来の金属電極層に比べて窒化物系III-V族化合物半導体層との密着性が良好であり、物理的強度も強いために、半導体装置の製造歩留りを向上させると共にその信頼性を向上させることが

できる。また、この多結晶GaN電極層は透明性が高いので、積層構造内部からの発光波長に対する透過率を高くでき、従来の金属電極では電極により反射されて外部に取り出すことができなかったような発光を外部に取り出すことができる。積層構造内部からの発光に対する透過率は少なくとも70%以上であるのが好ましく、さらに好ましくは80%である。この場合、電極層の厚みを調整したり、電極層に含まれる不純物を選択することにより、400nm～500nmの発光波長領域に対して透過率を80%以上として、青色発光素子にも対応することができる。

【0060】ここで、多結晶のGaN層を用いる理由としては、以下のことが挙げられる。近年の結晶成長技術の進歩により、結晶性の優れたGaN膜が得られるようになり、また、ドーピング技術の向上によりn型およびp型の伝導度制御も可能になってきている。しかし、単結晶GaN層は抵抗率が比較的高く、これを電極層として用いた場合には、半導体層に電流が十分広がらない。電極層の抵抗率を低くするためには不純物をドーピングすることも考えられるが、現在までのところ、単結晶性を維持し、しかも高いキャリア濃度を有するGaN層を得ることはできていない。例えばn型層では $1 \times 10^{19} \text{ cm}^{-3}$ 程度の電子濃度、p型層では $1 \times 10^{18} \text{ cm}^{-3}$ 程度の正孔濃度を有する単結晶GaN層しか得られていない。半導体層への電流の広がりをも十分にするためには、電極層の抵抗率は $1 \times 10^{-2} \Omega \text{ cm}$ 以下であるのが好ましい。したがって、単結晶GaN層を電極として発光素子を作製した場合には、発光領域が狭くなり、強い発光が得られないことになる。

【0061】一方、多結晶GaN層は抵抗率が低く、また、正孔濃度または電子濃度を $5 \times 10^{19} / \text{cm}^3$ 以上と高くすることができる。多結晶GaN層の抵抗率は $1 \times 10^{-2} \Omega \text{ cm}$ 以下にすることもでき、現在のところ $1 \times 10^{-5} \Omega \text{ cm}$ までの低抵抗な膜が得られており、電極層として機能するのに十分な電流の広がりを確保することができる。したがって、多結晶GaN電極層を発光素子に用いることにより、発光領域を広くすることができ、強い発光を得ることができる。しかも、従来の金属電極に比べて、素子構造を構成する窒化物系III-V族化合物半導体層とのオーミック接触が良好であるので、動作電圧を小さくすることもできる。

【0062】この多結晶GaN電極層は、例えば真空蒸着法、スパッタリング法、化学的気相成長法、有機金属化学気相成長(MOCVD)法、エレクトロサイクロトロン共鳴(ECR)を利用したMOCVD法、分子線エビタキシー(MBE)法など、窒化物系III-V族化合物半導体層を成膜する際に、一般的に用いられる成膜方法を用いることができる。このため、素子構造を構成する半導体層と同じ成膜装置で電極層を成膜することができ、素子構造と電極層とで異なる成膜装置を用いて

いた従来の方法に比べて工程を簡略化することができる。多結晶GaN層を成膜する場合には、窒化物系ⅡⅡⅡ-V族化合物半導体層よりも低温で成膜し、例えば、MOCVD法では基板温度350℃～600℃程度に低くして成長させると、多結晶GaN層が得られる。また、多結晶GaN層に不純物をドーピングして、キャリア濃度を高くすることもできる。例えば、n型GaN層を得る場合には、シリコン、ゲルマニウム、錫、チタンなどのⅡⅡ族元素、或は酸素、硫黄、セレンなどのⅡⅡ族元素を用いることができる。また、p型GaN層を得る場合には、マグネシウム、ベリリウムなどのⅡⅡ族元素を用いることができる。

【0063】上記窒化物系ⅡⅡⅡ-V族化合物半導体層は、発光ダイオード、レーザダイオードなどの発光素子や電界効果トランジスタなどの素子構造を構成する1層以上の層として用いることができる。発光素子の場合にはダブルヘテロ(DH)構造などのpn接合により発光領域を形成する。ⅡⅡⅡ族元素として少なくともGaを含み、ⅡⅡ族元素としてNを含む材料、例えばAlGaN、InGaN、AlGaInNなどを用いると、400nm～500nmの青色発光素子を作製することができる。また、半導体層の混晶比も適宜変更することができる。

【0064】なお、上記実施形態1～3では、窒化物系ⅡⅡⅡ-V族化合物半導体層に接して多結晶GaN電極層を形成したが、非単結晶GaN電極層を形成しても良い。この場合、単結晶構造を崩して非単結晶GaNとすることにより高い電子濃度または低い抵抗率にすることができ、ここで言う非単結晶GaNとは、多結晶GaNの他に単結晶GaNを除いた非晶質GaNや微結晶GaNをも含むものである。

【0065】

【発明の効果】以上のように本発明によれば、窒化物系ⅡⅡⅡ-V族化合物半導体層に接する電極として多結晶GaN電極層を形成しているため、半導体層との密着性および物理的強度を良好なものにすることができる。したがって、従来のように製造プロセスの途中で電極剥がれなどが生じるようなことはなく、半導体装置の歩留りおよび装置の信頼性を良好なものにすることができる。

【0066】また、多結晶GaN電極層は窒化物系ⅡⅡⅡ-V族化合物半導体層に対するオーミック性が良好で

あるため、装置の動作電圧も低くすることができる。

【0067】さらに、多結晶GaN電極層は、積層構造から発生する光に対する透過率が高いため、発光の外部への取り出し効率を向上させることができる。

【0068】また、多結晶GaN電極層の作製は、素子構造を構成する窒化物系ⅡⅡⅡ-V族化合物半導体層と同じ成膜装置により行うことができるため、連続的に成膜することができ、製造工程を簡略化することができる。

【図面の簡単な説明】

【図1】本発明の実施形態1における窒化物系ⅡⅡⅡ-V族化合物半導体素子の積層構造を示す断面図である。

【図2】図1の窒化物系ⅡⅡⅡ-V族化合物半導体素子の各製造工程を示す断面図である。

【図3】比較例の窒化物系ⅡⅡⅡ-V族化合物半導体素子の積層構造を示す断面図である。

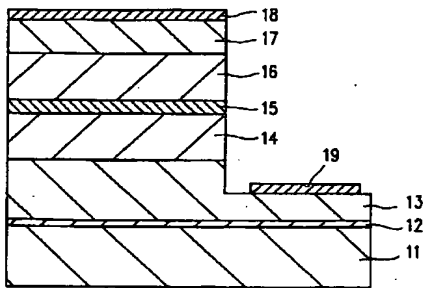
【図4】本発明の実施形態2における窒化物系ⅡⅡⅡ-V族化合物半導体素子の積層構造を示す断面図である。

【図5】本発明の実施形態3における窒化物系ⅡⅡⅡ-V族化合物半導体素子の積層構造を示す断面図である。

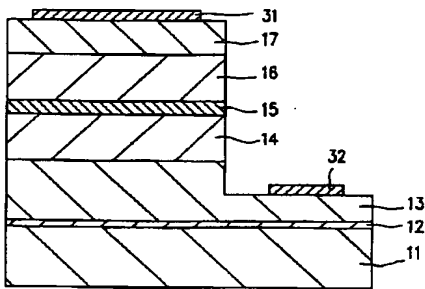
【符号の説明】

- 11 サファイア基板
- 12 GaNバッファ層
- 13 n型GaN層
- 14 n型AlGaN層
- 15 InGaN:Zn層
- 16 p型AlGaN層
- 17 p型GaN層
- 18 p層用電極層
- 19 n層用電極層
- 20 半導体積層構造
- 21 p型GaN層
- 22, 23 SiO₂層
- 24 n型GaN層
- 31 Au電極層
- 32 Al電極層
- 41 n型6H-SiC基板
- 42 AlNバッファ層
- 43 Ni電極層
- 51 p型6H-SiC基板
- 52 Ti/Al電極層

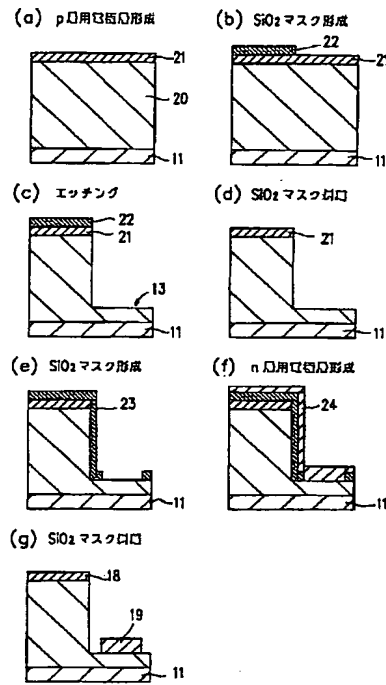
【図1】



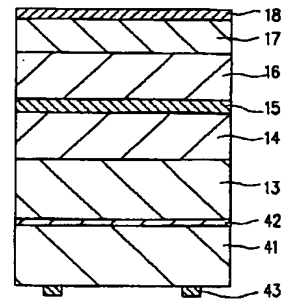
【図3】



【図2】



【図4】



【図5】

